

Проектирование дифференциальных КМОП усилителей для АЦП

А.С. ГУМЕНЮК, Ю.И. БОЧАРОВ

Рассмотрены дифференциальные усилители (ОУ с дифференциальными входами и выходами) – схемы включения, типовые применения, особенности построения. Дан анализ различных вариантов реализации цепи обратной связи по синфазному сигналу. Приведены примеры разработанных усилителей, выполненных по субмикронной технологии (0,18 мкм КМОП) для использования в многоканальных быстродействующих АЦП с низким энергопотреблением.

Введение

В настоящее время среди быстродействующих аналого-цифровых преобразователей наибольшее применение нашли конвейерные АЦП. Такие преобразователи производят многие зарубежные компании [1,2]: Analog Devices, Linear Technology, Maxim/Dallas, National Semiconductor, Texas Instruments и др. Российскими предприятиями и дизайн центрами также ведутся работы в этом направлении. Выпущены, а частности, первые образцы 12-разрядных преобразователей, реализованных на отечественной технологической базе. К заметным тенденциям в развитии быстродействующих АЦП можно отнести создание многоканальных малопотребляющих устройств с низкими напряжениями питания по субмикронным КМОП технологиям.

Структура типового конвейерного АЦП показана на рис. 1. Устройство состоит из последовательно включенных каскадов, в каждом из которых определяются несколько двоичных разрядов выходного кода. Погрешность преобразования всех каскадов кроме последнего корректируется известным способом, основанным на перекрытии шкал преобразования и введении избыточного кодирования. Чаще других применяется структура с разрядностью всех каскадов (или всех кроме первых и последнего) равной 1,5 бита. В этом

случае один бит информационный, а другой – избыточный служит для коррекции погрешностей (рис. 1).

Многие быстродействующие АЦП и, фактически, все современные преобразователи, реализуемые по субмикронным технологиям, имеют дифференциальные входы подачи сигнала и импульсов синхронизации, а также полностью дифференциальную внутреннюю архитектуру. Это обусловлено необходимостью обеспечения максимального уровня сигнала, а также снижения влияния внешних помех и наводок по подложке с целью достижения требуемой помехоустойчивости при малых напряжениях питания (типовое значение 1,8 В) и высокой плотности размещения элементов.

Базовым блоком конвейерных аналого-цифровых преобразователей является устройство выборки-хранения (УВХ). От его параметров зависят разрешающая способность и динамические характеристики АЦП. На рис. 2 приведен один из типовых вариантов схемотехнической реализации УВХ. Основой устройства является дифференциальный операционный усилитель (ДОУ). Усилители этого типа могут входить в состав и других блоков АЦП: компаратора, ЦАП, масштабного преобразователя, буфера шин опорных напряжений. Во всех применениях их параметры определяют качественные показатели соответствующих блоков.

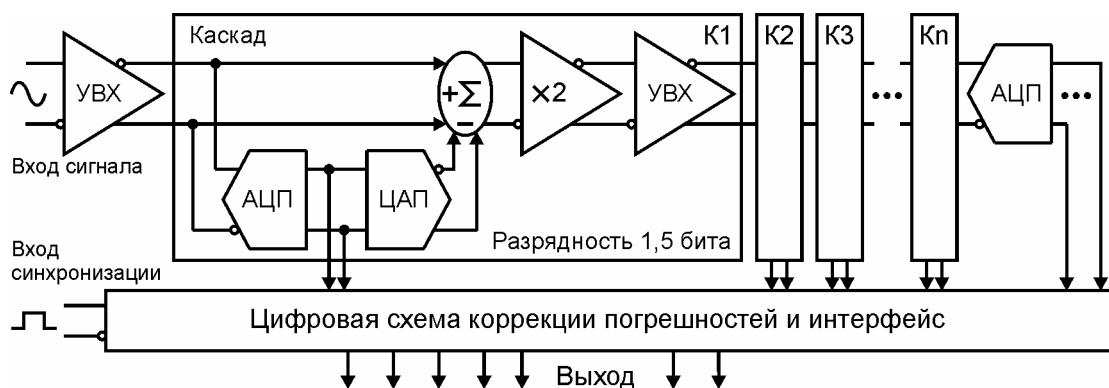


Рис. 1.

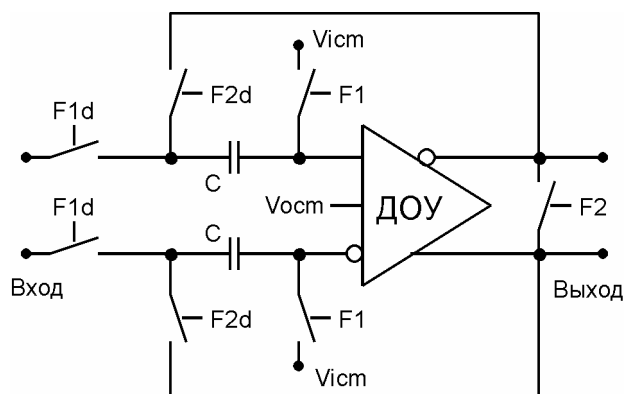


Рис. 2.

Схемотехническая реализация дифференциальных усилителей, не отличаясь в основных чертах от схемотехники обычных операционных усилителей, имеет, вместе с тем, ряд особенностей. Рассмотрение этих особенностей, вариантов построения ДОУ по КМОП технологии может оказаться полезным для разработчиков интегральных АЦП и аналоговых сложно-функциональных узлов (IP-блоков) БИС класса система-на-кристалле. Для разработчиков радиоэлектронной аппаратуры может представить интерес информация по схемам включения и типовым применениям ДОУ.

Функциональные особенности дифференциальных усилителей

Специализированный операционный усилитель или преобразователь проводимости (ОУ с токовым выходом), имеющий

дифференциальные входы и выходы, называется дифференциальным или полностью дифференциальным операционным усилителем. Его отличительной особенностью является также наличие специального входа контроля (установки) уровня выходного синфазного напряжения – $V_{ОСМ}$. На рис. 3 показана наиболее распространенная схема включения дифференциального ОУ.

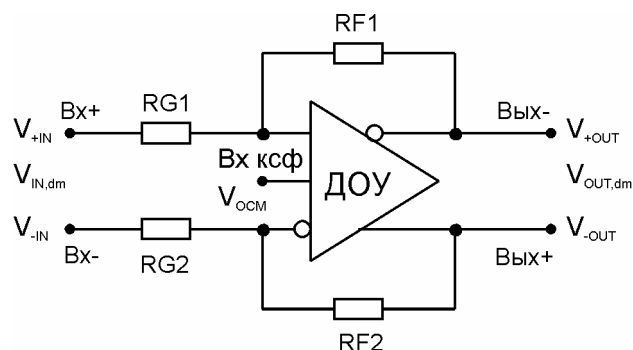


Рис. 3.

На схеме обозначены: V_{+IN} , V_{-IN} – входные напряжения относительно общей шины, $V_{IN,dm} = (V_{+IN} - V_{-IN})$ – дифференциальная составляющая входного сигнала, V_{+OUT} , V_{-OUT} – выходные напряжения относительно общей шины, $V_{OUT,dm} = (V_{+OUT} - V_{-OUT})$ – дифференциальная составляющая выходного сигнала. Абсолютная величина дифференциального коэффициента передачи $|K_{dd}| = V_{OUT,dm} / V_{IN,dm}$.

Синфазная составляющая входного сигнала $V_{IN,cm} = (V_{+IN} + V_{-IN})/2$

подавляется, как в обычном ОУ, а синфазная составляющая выходного сигнала $V_{OUT,cm} = (V_{+OUT} + V_{-OUT})/2$ устанавливается на нужном уровне $V_{OUT,cm}$ путем подачи соответствующего напряжения на управляющий вход ДООУ ($V_{x\text{ ксф}}$ на рис. 3). В идеальном полностью дифференциальном усилителе при любых изменениях выходных сигналов их синфазная составляющая остается неизменной. Очевидно, что в схемах на ДООУ эффективная величина полезного сигнала вдвое больше, чем в схемах на обычных ОУ.

Можно отметить тенденцию использования в АЦП псевдодифференциальных усилителей (с малой степенью подавления входного синфазного сигнала) вместо полностью дифференциальных ОУ. Она обусловлена переходом на предельно низкие уровни напряжения питания ядра (0,9 В – 1,5 В), при которых схемотехническая реализация ДООУ оказывается затруднительной или же сложно достичь необходимого для помехоустойчивой работы АЦП размаха полезного сигнала.

Схемы включения и типовые применения

На рис. 4 приведены наиболее часто применяемые схемы включения полностью дифференциальных усилителей, а в таблице 1 – их параметры [3].

V_1 и V_2 – коэффициенты передачи по цепям обратной связи (ОС) через, соответственно, инвертирующий и не инвертирующий входы ДООУ. Из приведенных данных следует, что первая схема дает возможность преобразовывать однопроводный входной сигнал в дифференциальный выходной.

Примеры типовых схем, в которых используются ДООУ, приведены на рис. 5 и 6. Первая из них – аналоговый фильтр нижних частот 3-го порядка, который может быть установлен на входе АЦП с целью ослабления спектральных компонент с частотами, находящимися за пределами основной полосы частот и

проникающих в область рабочих частот при дискретизации.

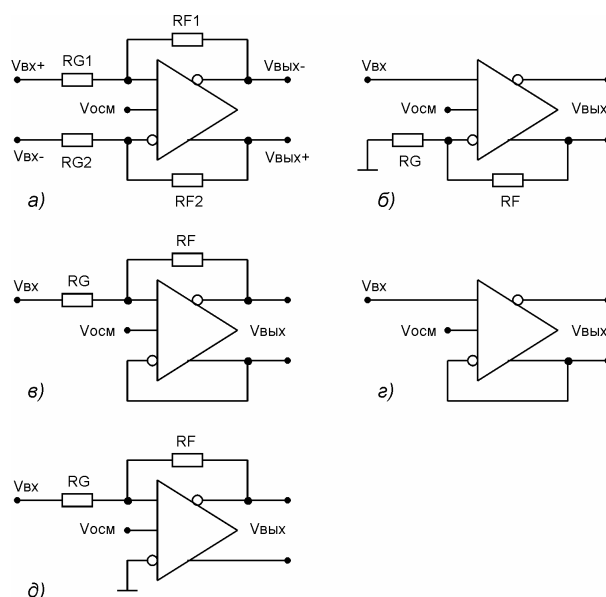


Рис.4

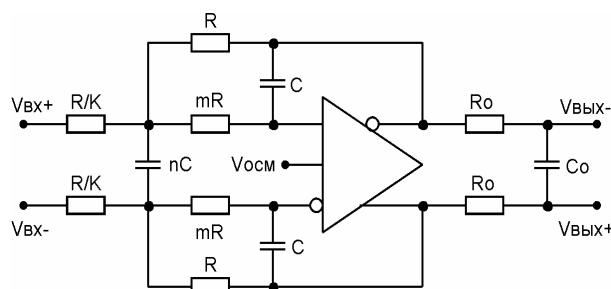


Рис. 5.

Характеристическая частота фильтра

$$f_0 = \frac{1}{2\pi \cdot RC \sqrt{2mn}}$$

Дифференциальный коэффициент передачи в полосе пропускания – K .

$$Q = \frac{\sqrt{2mn}}{1 + m \cdot (1 + K)}$$

Схема на рис. 6 – драйвер с согласующим устройством для дифференциальной линии передачи с характеристическим сопротивлением Z_L (активный терминатор). ДООУ включен по типовой схеме, дополненной резисторами R_p , которые служат элементами цепей положительной обратной связи. Положительная ОС увеличивает эффективную величину сопротивлений

согласующих резисторов R_0 до значения, соответствующего параллельному включению резистора R_P и резистора с сопротивлением $R_0/(1 - R_F/R_P)$. Такое включение позволяет увеличить размах сигнала в линии передачи. Действительно, при отсутствии положительной ОС условие согласования требует, чтобы сопротивление резисторов R_0 было равно половине Z_L . В этом случае при передаче в линию связи амплитуда сигнала снижается вдвое. При наличии положительной ОС сопротивление резисторов R_0 можно выбрать значительно меньшей величины с целью повышения уровня сигнала в линии, а согласование выходного импеданса драйвера с волновым сопротивлением линии передачи осуществить подбором отношения R_F/R_P .

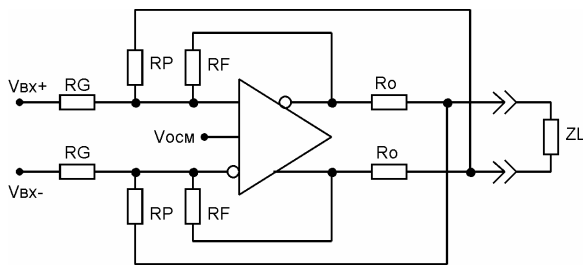


Рис. 6.

Проектирование дифференциальных усилителей

Одна из возможных структурных схем ДОУ показана на рис. 7. Схема включает один или несколько дифференциальных усилительных каскадов, часть из которых допускает регулировку режимных параметров, схему выделения синфазного сигнала – сумматор, подключенный к выходам и усилитель ошибки – разности между установленной величиной выходного синфазного сигнала и его реальным мгновенным значением [4].

Главной особенностью дифференциального усилителя является наличие цепи отрицательной обратной связи по синфазному сигналу. Ее отсутствие, фактически, приводит к неопределенности уровней выходных

напряжений, как в статике, так и в динамике. Действительно, выходной синфазный сигнал определяется режимными параметрами окончных каскадов, которые, в свою очередь, зависят от уровня входного синфазного сигнала, напряжения питания, технологического разброса параметров компонентов, температуры и других факторов.

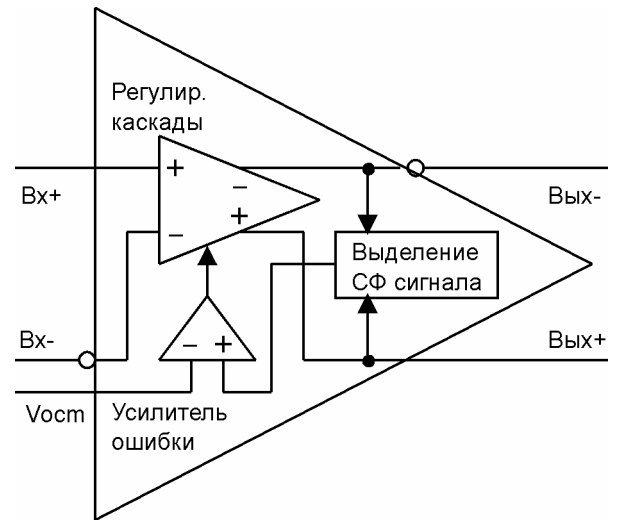


Рис. 7.

Цепь ОС по синфазному сигналу включает элементы, которые выполняют следующие функции: определение текущего уровня синфазной составляющей выходного сигнала, сравнение его с опорным напряжением V_{ocm} и коррекция напряжения смещения тех каскадов усилителя, которые определяют величину синфазного сигнала на выходе.

Очень важным является точное выделение синфазной компоненты мгновенного значения выходного напряжения. Присутствие в сигнале ОС определенного уровня дифференциальной составляющей может вызвать снижение устойчивости ДОУ из-за наличия петли положительной ОС для дифференциального сигнала – между точкой приложения ОС для синфазного сигнала и одним из выходов. В наибольшей степени этот эффект проявляется на высоких частотах при большом уровне входного и выходного

сигналов, например, при использовании усилителей в схеме УВХ или буфера АЦП, то есть, как раз там где они чаще всего применяются. Одно из основных правил проектирования состоит в том, что быстродействие цепи ОС по синфазному сигналу не должно быть ниже быстродействия основного тракта ДОУ.

Существуют два различных способа построения цепи обратной связи по синфазному сигналу. Первый основан на непрерывном регулировании и использовании традиционной схемотехники непрерывного времени. Во втором случае применяется дискретное по времени регулирование и схемотехника на переключаемых конденсаторах. Возможны также различные варианты гибридного построения цепей обратной связи, объединяющие оба рассмотренных способа. Рассмотрим особенности ДОУ, в которых используются отмеченные способы построения цепи ОС по синфазному сигналу.

Обратная связь с непрерывным регулированием

Схема выделения (детектор) синфазного сигнала выполняется на основе резисторов или нелинейных элементов. Три типовые схемы из многих возможных вариантов построения детектора приведены на рис. 8. На рис. 8в показан также способ подачи сигнала ОС на затворы транзисторов активной нагрузки входного дифференциального каскада. Особенностью этой схемы является промежуточное преобразование разности между синфазной составляющей выходного напряжения и опорным уровнем V_{ref} в ток I_S и последующее преобразование его снова в напряжение – в точке приложения ОС.

Точность детектора определяется тем, насколько точно формируемое им напряжение V_S соответствует синфазному уровню $V_{O,cm}$ на выходе ДОУ. В реальной схеме выходное напряжение детектора зависит как от

синфазной, так (в меньшей степени) и от дифференциальной компоненты выходного сигнала. Поэтому в некотором приближении для оценки V_S можно воспользоваться следующей аппроксимацией:

$$V_S = \alpha_1 V_{O,cm} + \alpha_2 V_{O,dm} + \alpha_3 V_{O,dm}^2$$

В таблице 2 даны значения коэффициентов α для приведенного выражения [5]. Приняты следующие обозначения: $\Delta R/R$, $\Delta\beta/\beta$, ΔV_T – разброс сопротивлений резисторов, значений крутизны и пороговых напряжений транзисторов. Для схемы 8в величина I_0 соответствует току стока транзистора с напряжением V_{b2} на затворе.

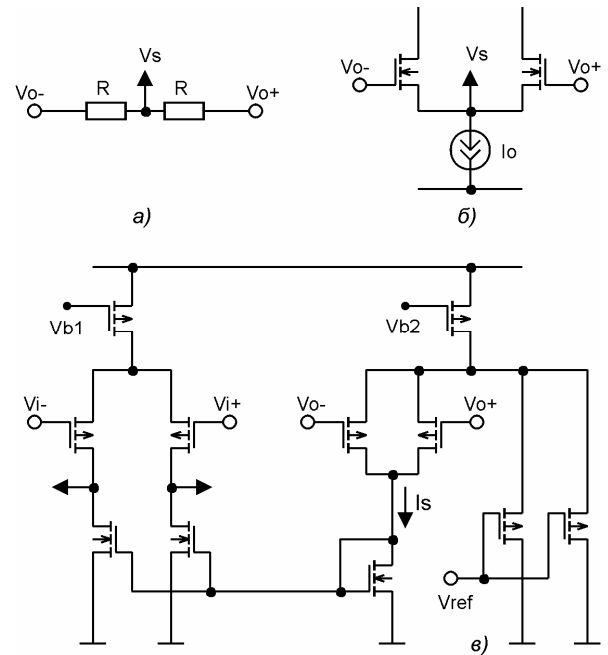


Рис. 8.

Для схемы на рис. 8а требуется создание точно согласованных резисторов. В малопотребляющих КМОП усилителях их номиналы могут быть значительными. С целью уменьшения фазовой задержки в цепи ОС резисторы часто приходится шунтировать конденсаторами. Схема рис. 8б менее чувствительна к технологическому разбросу, однако она вносит дополнительные нелинейные искажения в дифференциальную составляющую

сигнала. Схема рис. 8в вносит искажения также в синфазную составляющую.

Таблица 1. Параметры схем рис. 4.

Схема	B1	B2	$ K_{dd} $
а	$R_{G1}/(R_{G1} + R_{F1})$	$R_{G2}/(R_{G2} + R_{F2})$	$2(1 - B1)/(B1 + B2)$
б	0	$R_G/(R_G + R_F)$	$2(1 + R_F/R_G)$
в	$R_G/(R_G + R_F)$	1	$2/(1 + 2R_G/R_F)$
г	0	1	2
д	$R_G/(R_G + R_F)$	0	$2R_F/R_G$

Таблица 2. Показатели линейности детекторов синфазного сигнала

	а	б	в
α_1	1	1	$\sqrt{\frac{\beta \cdot I_0}{2}}$
α_2	$\frac{\Delta R}{4R}$	$\frac{\Delta\beta}{4\beta} + \frac{\Delta V_T}{4} \sqrt{\frac{\beta}{I_0}}$	$\frac{\Delta\beta}{4} \sqrt{\frac{I_0}{2\beta}} + \frac{\beta}{2} \Delta V_T$
α_3	0	$\frac{1}{8} \sqrt{\frac{\beta}{I_0}}$	$\frac{\beta}{16}$

Обратная связь на переключаемых конденсаторах

Второй вариант реализации цепи ОС по синфазному сигналу показан на рис. 9. Его целесообразно использовать в АЦП, содержащих узлы на переключаемых конденсаторах (ПК). Пример схемы такого узла – устройства выборки-хранения приведен на рис. 2. В большинстве современных АЦП, реализуемых по субмикронным КМОП технологиям, применяется схемотехника с переключаемыми конденсаторами. Поэтому для используемых в них ДОО именно такой способ построения цепи ОС является основным. В качестве ключей используются как обычные КМОП аналоговые переключатели, так и специальные схемы с вольтодобавкой, в которых управляющее напряжение на затворах ключевых МОП транзисторов может превышать напряжение питания [6].

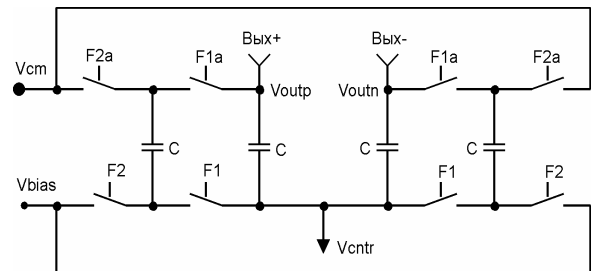


Рис. 9.

Схема подключается к выходам дифференциального усилителя. Два других входа – опорное напряжение V_{cm} , соответствующее нужному уровню выходного синфазного сигнала, и напряжение V_{bias} – величина смещения управляемых каскадов, при которой этот уровень достигается. Выход схемы V_{cntr} – напряжение на входе подачи смещения контролируемых каскадов. Управление ключами осуществляется двумя группами взаимно-инверсных не перекрывающихся серий импульсов F1 и F2, как показано на рис. 10.

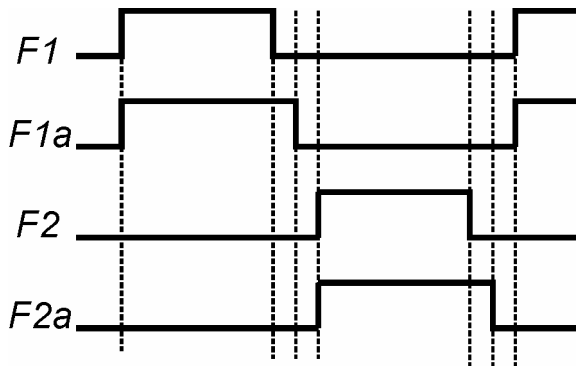


Рис. 10.

В фазе F1 конденсаторы соединяются параллельно-последовательно и включаются между входами усилителя. По окончании этой фазы на емкостях будет накоплен заряд

$$Q_1 = 2C(V_{outp} - V_{cntr}) + 2C(V_{outn} - V_{cntr}) .$$

В фазе F2 произойдет перезаряд емкостей. Общий заряд на конденсаторах в конце этой фазы составит

$$Q_2 = 2C (V_{cm} - V_{bias}) + C(V_{outp} - V_{cntr}) + C(V_{outn} - V_{cntr}) .$$

В соответствии с законом сохранения заряда $Q_1 = Q_2$, откуда следует соотношение:

$$V_{cntr} = (V_{outP} + V_{outN})/2 - V_{cm} + V_{bias} .$$

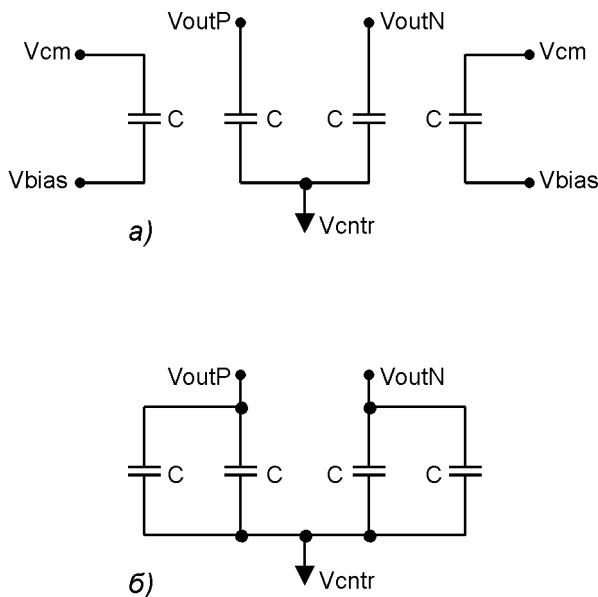


Рис. 11.

Таким образом, цепь ОС формирует контролирующее напряжение V_{cntr} пропорциональное разности между выходным синфазным сигналом и установленным опорным уровнем этого сигнала. Поскольку сигнал ОС, управляющий регулируемыи каскадами, находится в фазе с выходным синфазным напряжением, он должен подаваться в точку, путь от которой к выходу усилителя образует для синфазного сигнала инвертирующий тракт. Если от точки приложения ОС до выхода сигнал не инвертируется, то дополнительный инвертор вводится в цепь обратной связи (M12, M13 на рис. 13). Такое решение нельзя признать оптимальным, поскольку оно приводит к дополнительному фазовому сдвигу в петле ОС и уменьшению величины запаса по фазе ДОУ.

Отметим, что управляющее напряжение имеет дополнительный сдвиг на величину напряжения смещения V_{bias} относительно разностного сигнала. Поэтому из-за действия ОС напряжение в контролируемой точке оказывается близким к напряжению смещения, которое устанавливают такой величины, чтобы уровень выходного синфазного сигнала соответствовал требуемому значению V_{cm} . Сравнительные характеристики рассмотренных схем ОС приведены в таблице 3.

Таблица 3.

Сравнение схем ОС по синфазному сигналу.

С непрерывным регулированием	С дискретным регулированием
Достоинства	
Проще процедуры верификации и тестирования	Проще управление ПК, если усилитель в составе АЦП
Меньше площадь конденсаторов	Меньше потребляемый ток
Недостатки	
Больше потребляемый ток	Больше площадь конденсаторов
Больше проблем с устойчивостью	Больше время установления

На двух следующих рисунках приведены упрощенные принципиальные схемы ДООУ, иллюстрирующих способы построения цепи ОС по синфазному сигналу – с непрерывным регулированием (рис. 12) и на переключаемых конденсаторах (рис. 13).

Заключение

Дифференциальные усилители близкие по принципам построения тем, которые были рассмотрены в статье, вместе с другими сложно-функциональными узлами вошли в состав семейства IP-блоков, разработанных авторами для

использования в составе быстродействующих АЦП с малой потребляемой мощностью. Проектирование выполнено с применением пакетов САПР компаний Cadence, Mentor Graphics и технологической библиотеки компании UMC. Опытные образцы изготовлены на фабрике UMC по КМОП технологии аналого-цифровых и радиочастотных микросхем с проектными нормами 0,18 мкм. Основные параметры одного из разработанных дифференциальных усилителей на переключаемых конденсаторах приведены в таблице 4. Топология этого усилителя показана на рисунке 14.

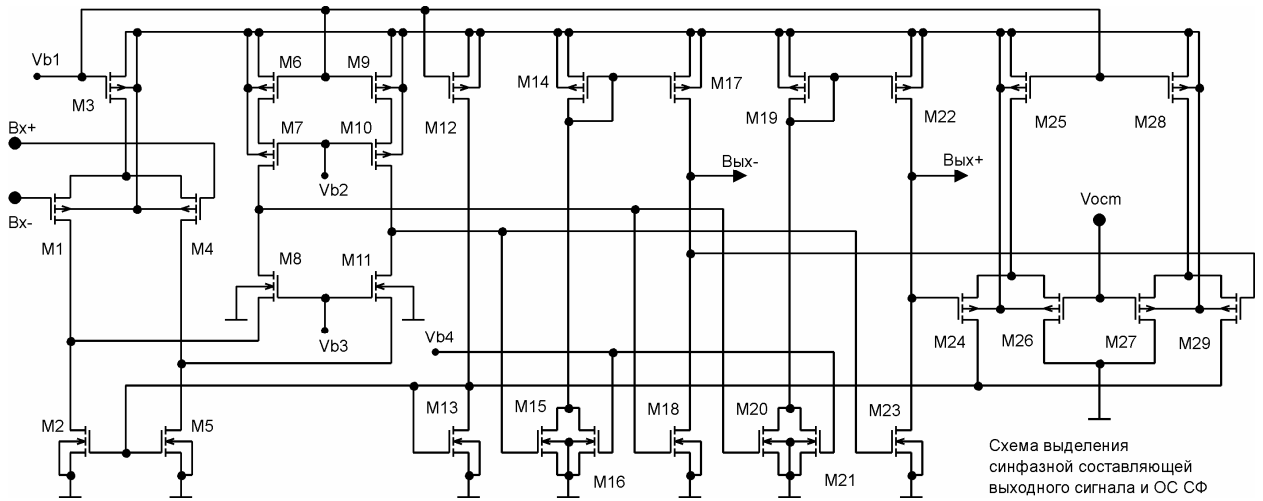


Рис. 12.

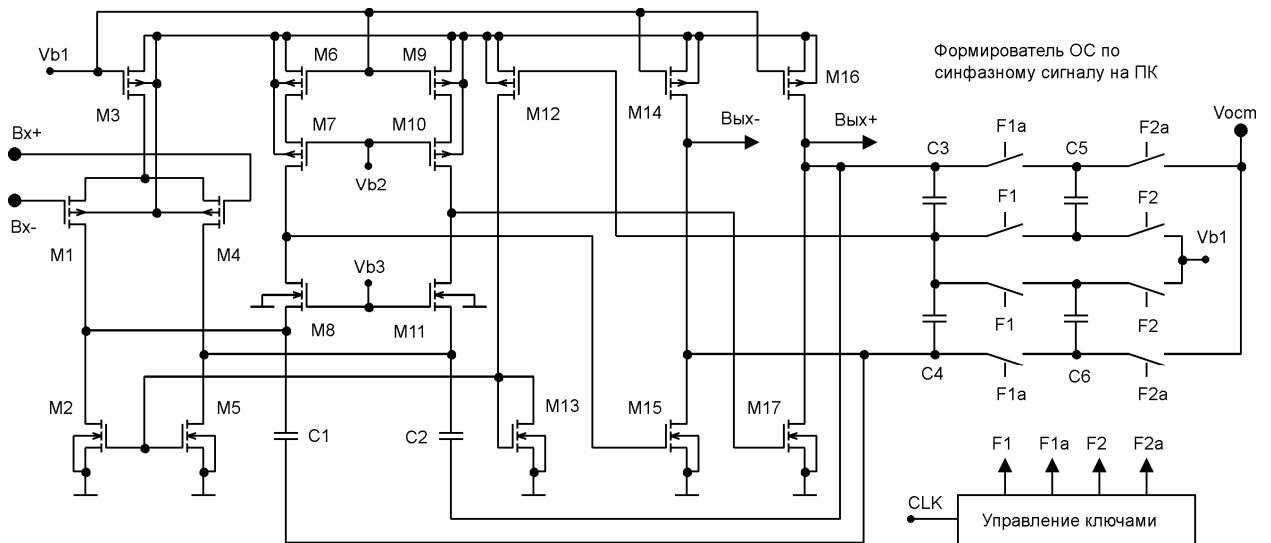


Рис. 13.

Таблица 4.

Основные параметры дифференциального усилителя (преобразователя проводимости) с обратной связью по синфазному сигналу на переключаемых конденсаторах.

Напряжение питания	В	1,8
Потребляемый ток (статическое значение)	мкА	560
Диапазон синфазного входного сигнала	В	0 ÷ 1,0
Крутизна (малосигнальное значение)	мСм	14
Коэффициент ослабления синфазного входного сигнала	дБ	81
Частота единичного усиления (запас по фазе 65°)	МГц	460
Скорость нарастания выходного напряжения ($C_H = 2$ пФ)	В/мкс	95

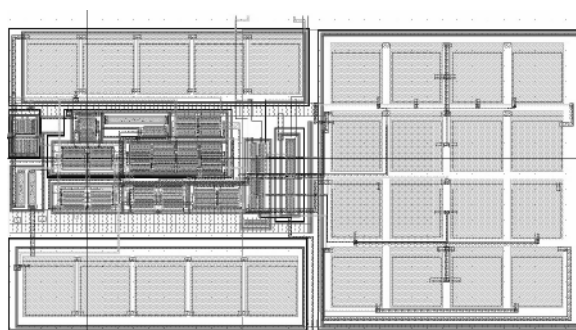


Рис.14

Литература

1. Данилов А. Современные микросхемы радиочастотных АЦП // Электронные компоненты, 2005, №8, с. 65-72.
2. Дорофеев П., Руднев П. Современные быстродействующие АЦП с большим динамическим диапазоном // Электроника НТБ, 2006, №4.
3. http://www.analog.com/UploadedFiles/Data_Sheets/AD8132.pdf
4. Эннс В.И., Кобзев Ю.М. Проектирование аналоговых КМОП-микросхем. – М.: Горячая линия-Телеком. – 2005, с. 188-209.
5. Duque-Carrillo J.F. Control of the Common-Mode Component in CMOS Continuous-Time Fully Differential Signal Processing // Analog Integrated Circuits and Signal Processing. – 1993. – Vol. 4. – No. 2, pp. 131-140.
6. Гуменюк А.С., Бочаров Ю.И. Сравнительный анализ вариантов схемотехнической реализации аналоговых ключей по субмикронной КМОП технологии. Научная сессия МИФИ–2006. Сб. научных трудов. Т. 1. – М.: МИФИ, 2006, с. 113-115.
<http://library.mephi.ru/data/scientific-sessions/2006/t1/2-1-5.doc>