

# Приложение по применению AN-1138

## IRS2092(S) Функциональное описание

*By Jun Honda, Xiao-chang Cheng, Wenduo Liu*

### Содержание

	Страницы
Общее описание.....	1
Типовая реализация.....	1
ШИМ-модулятор .....	3
Выбор MOSFET.....	6
Проектирование защиты.....	7
Deadtime Генератор.....	12
Источник питания.....	14
Расчет температурных связей .....	15
Разводка платы.....	15

### IRS2092(S) Общее описание

IRS2092(S) представляет собой драйвер звукового усилителя класса D со встроенным ШИМ модулятором и защитой от перегрузки по току. В сочетании с двумя внешними полевыми МОП-транзисторами и несколькими внешними компонентами IRS2092 (S) образует полный усилитель класса D с двойной защитой по току и защитой от сквозных токов, а также защиту от смещения UVLO для трех источников.

Универсальная структура узла аналогового входа с усилителем ошибок и ШИМ-компаратором обладает гибкостью в реализации различных типов схем модулятора ШИМ.

Без потерь тока при измерении используется  $R_{DS(on)}$  полевых МОП-транзисторов. Логика управления защитой контролирует состояние напряжения и тока нагрузки через каждый полевой МОП-транзистор.

Для удобства полумостовой конфигурации аналоговый ШИМ-модулятор и логика защиты строятся на плавающей скважности.

В IRS2092 (S) реализовано устранение шума щелчка при запуске для подавления нежелательных звуковых помех при запуске и выключении ШИМ.

### Типовая реализация

Следующие пояснения основаны на типичной схеме применения с автоколебательной топологией ШИМ, показанной на рисунке 1. Для получения дополнительной информации обратитесь к рекомендованному дизайну IRAUDAMP5.

### Входная часть

Аудиовход IRS2092 (S) сконфигурирован как инвертирующий усилитель ошибок.

На рисунке 2, коэффициент усиления напряжения усилителя  $G_V$  определяется входным резистором  $R_{IN}$  и резистором обратной связи  $R_{FB}$ .

$$G_V = \frac{R_{FB}}{R_{IN}}$$

Поскольку резистор обратной связи  $R_{FB}$  является частью постоянной времени интегратора, которая определяет частоту переключений, изменение общего коэффициента усиления по напряжению с помощью  $R_{IN}$  является более простым и поэтому рекомендуется в большинстве случаев.

Имейте в виду, что входное сопротивление усилителя равно входному сопротивлению  $R_{IN}$ .

Конденсатор блокировки по постоянному току  $C_3$  должен быть соединен последовательно с  $R_{IN}$ , чтобы минимизировать смещение постоянного тока на выходе. Из-за возможных искажений не рекомендуется использовать керамический конденсатор. Сведение к минимуму смещения по постоянному току имеет важное значение для подавления звукового шума при включении и выключении.

Подключение неинвертирующего входа  $IN+$  является рекомендуемым для усилителя ошибок и, следовательно, имеет решающее значение для качества звука. Подключите  $IN+$  к опорному заземлению сигнала в системе, который имеет тот же потенциал, что и отрицательная клемма выхода громкоговорителя.

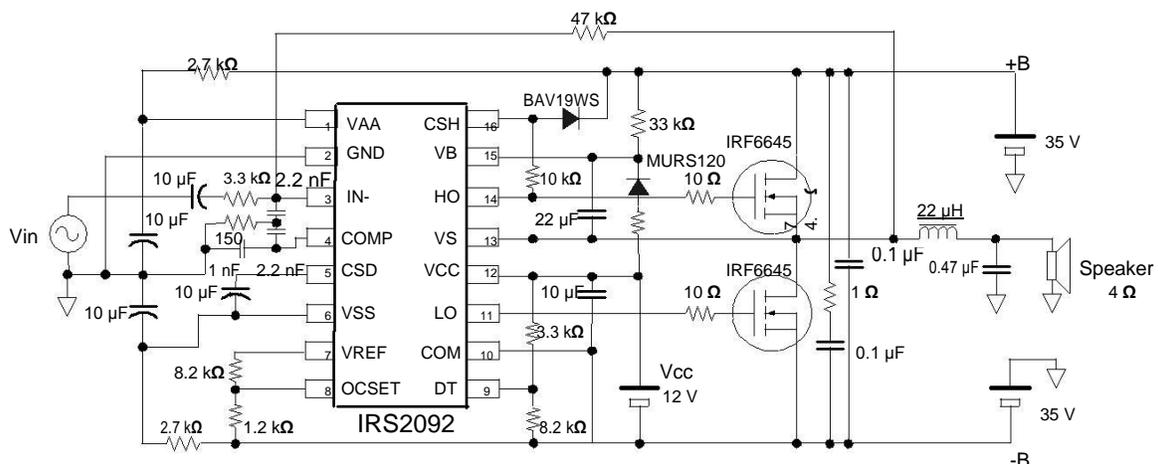
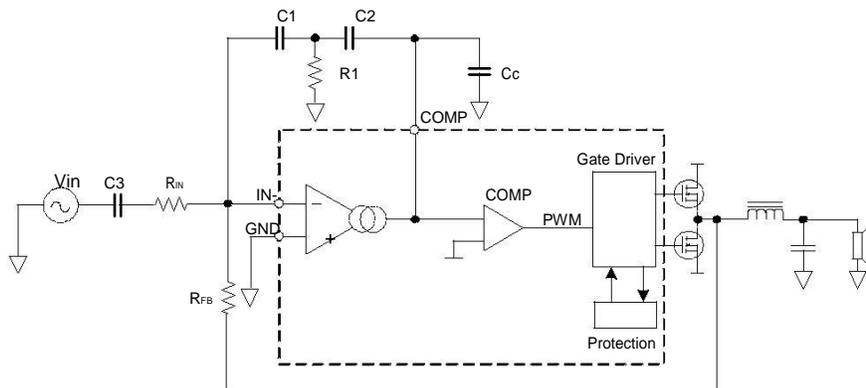


Figure 1 IRS2092(S) Typical Application Circuit



**Figure 2 IRS2092(S) Typical Control Loop Design**

### **ОТА**

Входной усилитель ошибки IRS2092 (S) имеет операционный усилитель транс-проводимости (ОТА), который тщательно разработан, чтобы получить оптимальную звуковую эффективность. ОТА выдает ток на вывод COMP, в отличие от напряжения в операционном усилителе (ОРА). Неинвертирующий вход внутренне связан с выводом GND.

Инвертирующий вход имеет ограничительные диоды относительно GND для лучшего восстановления после клиппирования, а также для обеспечения стабильного запуска. Выход COMP ОТА внутренне подключен к компаратору ШИМ, пороговым значением которого является  $(V_{AA}-V_{SS}) / 2$ .

Для стабильной работы ОТА, требуется компенсационный конденсатор  $C_c$  минимум 1nF.

ОТА отключается, когда  $V_{CSD} < V_{th2}$ .

### **ШИМ-модулятор**

IRS2092(S) позволяет пользователю выбирать из множества способов реализации модуляторов ШИМ. В этом разделе все пояснения основаны на типовой схеме применения самоосциллирующегося ШИМ.

### **Конструкция самоосциллирующегося ШИМ модулятора**

Типовое применение имеет самоосциллирующуюся схему ШИМ. Для лучшего качества звука, выбрано интегрирование второго порядка по фронту.

### **Частота самоосцилляции**

Частота собственных колебаний определяется, главным образом как на рисунке 2, следующими элементами.

- Конденсаторы интегрирования C1 и C2
- Резистор интегрирования, R1
- Распространенная задержка в затворах драйвера
- Резистор обратной связи,  $R_{FB}$
- Рабочий цикл

Частота самоосцилляции имеет малую зависимость от напряжения шины и от входного сопротивления  $R_{IN}$ . Обратите внимание, что характер работы самоосцилляции ШИМ, отклонятся от частоты холостого хода, переключения уменьшаются по мере модуляции ШИМ.

### **Установка частоты самоосцилляции**

Выбор частоты переключения влечет за собой компромисс между многими аспектами.

При более низкой частоте переключения, эффективность работы MOSFET каскада улучшается, но ток пульсации в индуктивности возрастает. На выходе увеличивается утечка несущей.

При более высокой частоте переключения эффективность ухудшается из-за потерь на переключения, но может быть достигнута более широкая полоса пропускания.

Пульсация в индуктивности уменьшается, но потери в обмотке увеличиваются.

Температура узла IC драйверов затвора может быть ограничителем для перехода на более высокую частоту.

По этим причинам на примере типового проекта выбрано 400 кГц, который можно увидеть в референс-дизайне IRAUDAMP5.

**Выбор значений внешних компонентов**

Предложения значений компонентов цепи для самоосцилляции частоты, см. Таблицу 1.

Выход ОТА имеет ограниченную согласованность по напряжению и току. Эти наборы значений компонентов должны гарантировать, что ОТА работает в пределах своей линейной области, тем самым можно достичь оптимальной производительности THD + N.

Если заданная частота находится где-то между частотами, указанными в таблице 1, отрегулируйте частоту путем настройки R1, если это необходимо.

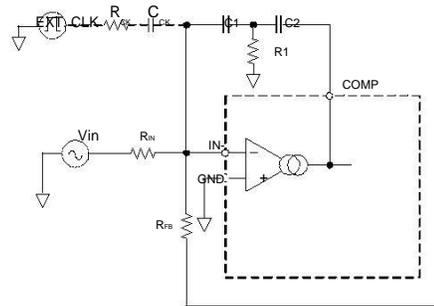
Target Self-Oscillation Frequency (kHz)	C1=C2 (nF)	R1 (ohms)
500	2.2	200
450	2.2	165
400	2.2	141
350	2.2	124
300	2.2	115
250	2.2	102
200	4.7	41.2
150	10	20.0
100	10	14.0
70	22	4.42

Condition: IRS2092 with IRFB4212, Vbus=+/-35V, DT=25ns, RFB=47k.

**Table 1 External Component Values vs. Self Oscillation Frequency**

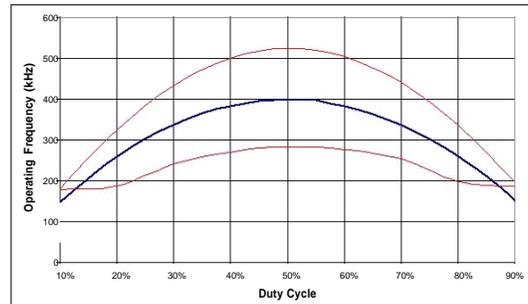
**Синхронизация тактовым сигналом**

В типовой схеме контура управления ШИМ частота самоосцилляции может быть установлена и синхронизирована с внешним тактовым сигналом. Через комплект резистор и конденсатор внешний синхронизирующий импульс вводит периодические пульсирующие заряды в интегратор, заставляя колебания блокироваться до внешней тактовой частоты. Типовая инсталляция с 50% рабочим тактовым сигналом 5Vp-p использует R<sub>СК</sub> = 22k и C<sub>СК</sub> = 33pF как на рисунке 3. Чтобы увеличить до предела звуковую производительность, собственная рабочая частота без введения тактов должна быть на 20-30% выше, чем внешняя тактовая частота.



**Figure 3 External Clock Sync**

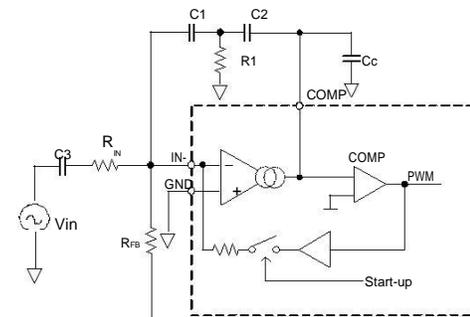
На рисунке 4 показано, как автоколебательная частота блокируется до внешней тактовой частоты.



**Figure 4 Typical Lock Range to External Clock**

**Устранения помехи щелчка**

IRS2092 (S) имеет уникальную функцию, которая минимизирует шум звука щелчка включения и выключения. Когда CSD находится между V<sub>th1</sub> и V<sub>th2</sub> во время запуска, внутренний замкнутый цикл вокруг ОТА дает возможность генерировать напряжения на COMP и IN-, доводя их до значений устойчивого состояния. Он работает на частоте около 1 МГц, независимо от переключений автоколебаний.



**Figure 5 Click Noise Elimination**

В результате все емкостные компоненты, подключенные к COMP и IN- pins, такие как C1, C2, C3 и Cc показанные на рисунке 5, предварительно заряжаются до значений стационарного состояния во время включения. Это позволяет мгновенно стабилизировать работу ШИМ.

Чтобы использовать функцию уменьшения шума щелчка, должны быть выполнены следующие условия.

1. Вывод CSD должен иметь достаточно медленное нарастание напряжения с  $V_{th1}$  по  $V_{th2}$ , так что конденсатор должен быть рассчитан на эти целевые значения.
2. Бутстраповое питание высокой стороны должно быть заряжено до начала колебаний.
3. Аудио вход должен быть равен нулю.
4. Внутренний локальный контур, чтобы подавить внешнюю обратную связь в течение периода запуска, смещение постоянного тока на выходе громкоговорителя до подключения должно удовлетворять следующему условию.

$$DC_{offset} < 30\mu A \cdot R_{FB}$$

#### **Напряжение CSD и рабочий режим ОТА**

Вывод CSD определяет рабочий режим IRS2092 (S). ОТА имеет три режима работы; отключен, локальное колебание и нормальную работу, а секция управления затворами имеет два режима работы; нормальный и завершение работы по напряжению CSD.

Когда  $V_{CSD} < V_{th2}$ , IC находится в режиме закрытия и ОТА отключен.

Когда  $V_{th2} < V_{CSD} < V_{th1}$ , выходы HO и LO все еще находятся в закрытом режиме. ОТА активируется и запускает локальные колебания, которые предварительно смещают все емкостные компоненты в усилителе ошибки.

Когда  $V_{CSD} > V_{th1}$ , закрытие прекращается и начинается работа ШИМ.

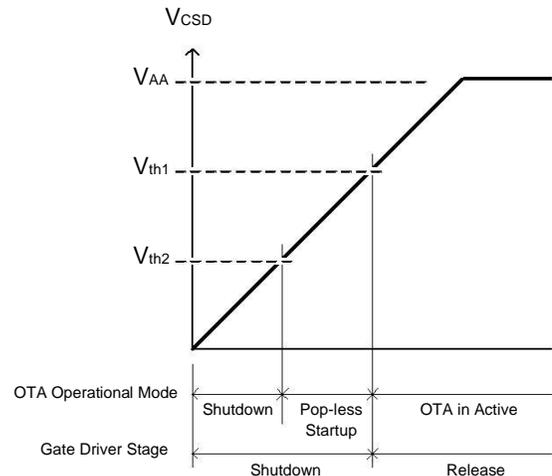


Figure 6 VcSD and OTA Mode

**Условие запуска самоосцилляции**  
IRS2092 (S) требует выполнения следующих условий для запуска ШИМ-колебаний в типовой схеме.

- Все источники питания управления, VAA, VSS, VCC и VBS находятся выше порогов блокировки по напряжению.
- Напряжение на контакте CSD превышает порог  $V_{th1}$ .
- $|i_{IN}| < |i_{FB}|$

$$\text{Where } i_{IN} = \frac{V_{IN}}{R_{IN}}, i_{FB} = \frac{V_{+B}}{R_{FB}}.$$

Обратите внимание, что это условие также ограничивает максимальное входное звуковое напряжение, подаваемое в R1. Если это условие будет превышено, усилитель прекратит работу своих колебаний в течении периода. Это обеспечивает 100% модуляцию; Однако следует позаботиться о том, чтобы плавающее питание с высокой стороны не затухало из-за отсутствия включенного состояния импульса с низкой стороны.

### **Выбор MOSFET**

Существует несколько ограничений на формат MOSFET, которые могут быть присоединены к IRS2092 (S).

#### 1. Рассеивание мощности

Рассеиваемая мощность от каскада драйвера затворов в IRS2092 (S) пропорциональна частоте переключения транзистора MOSFET. Чем выше частота переключения, тем ниже ток заряда затвора, который можно использовать. Подробнее см. «Оценка температуры соединения» далее в этом приложении..

#### 2. Скорость переключения

Внутренняя защита по току имеет определенное временное окно для измерения выходного тока. Если переход на переключение занимает слишком много времени, внутренняя схема OCP начинает отслеживать напряжение через MOSFET, что вызывает ложное срабатывание OCP. Рекомендуется заряда затвора на выходе менее 40nC.

IRS2092 (S) совместима с диапазоном IR Digital Audio MOSFET транзисторов, обеспечивая масштабируемую конструкцию для различных уровней выходной мощности. Для получения дополнительной информации о разрезе MOSFET см. AN-1070, отношение мощности усилителя класса D к параметрам MOSFET.

**Проектирование защиты**

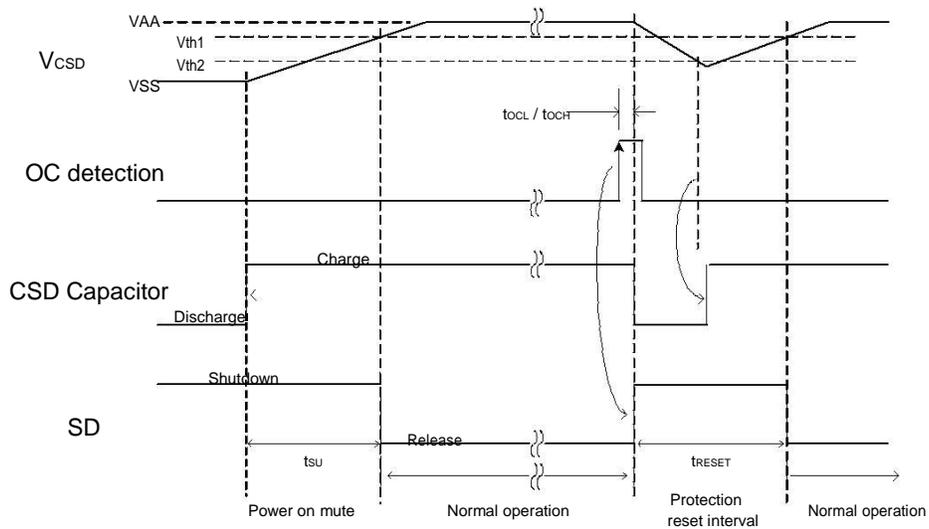
**Защита от сверхтоков (OCP)**

IRS2092 (S) имеет функцию защиты по току для защиты полевых МОП-транзисторов во время аномальной нагрузки. IRS2092 (S) начинает обнаруживать перегрузки по току во время последовательных импульсов на высокой или низкой стороне. Как только верхний или нижний тока-чувствительный блок обнаруживает ток:

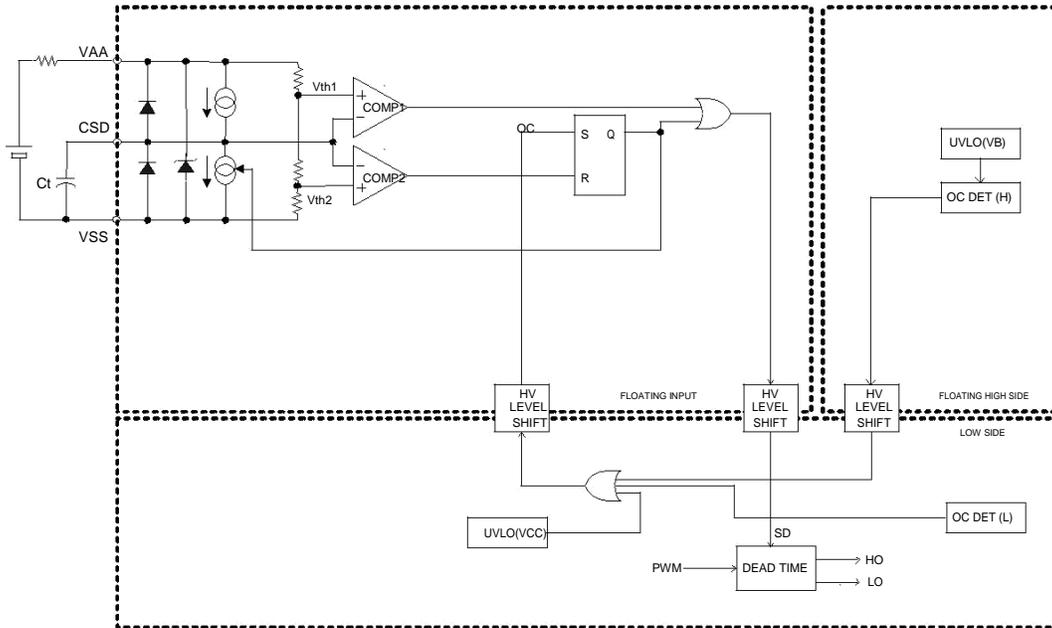
1. Защелка OC (OCL) меняет логические состояния и отключает выходы LO и HO.

2. На CSD пин начинается разрядка внешнего конденсатора  $C_t$ .
3. Когда  $V_{CSD}$  напряжение на  $C_t$  падает ниже порога  $V_{th2}$ , выходной сигнал COMP2 сбрасывает OCL.
4. На CSD пин начинается зарядка внешнего конденсатора  $C_t$ .
5. Когда  $V_{CSD}$  напряжение поднимается выше верхнего порога  $V_{th1}$ , логика на COMP1 сбрасывается и IC возобновляет работу.

Пока существует перегрузка по току, IC будет повторять последовательность защиты по току с частотой повторения, зависящей от емкости на выводе CSD.



**Figure 7 Over Current Protection Timing Chart**



**Figure 8 Shutdown Functional Block Diagram**

### Управление защитой

Блок управления внутренней защитой диктует рабочий режим, нормальный, или выключение, используя вход CSD pin. В режиме выключения, IC заставляет LO и HO вывести 0V относительно COM и VS соответственно, чтобы отключить MOSFET.

Выход CSD обеспечивает пять функций.

1. Таймер задержки включения питания
2. Таймер само-сброса
3. Остановка работы
4. Конфигурация с запирающим от защит
5. Остановка состояния выхода (host I/F)

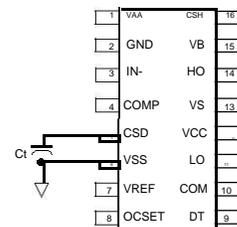
Выход CSD не может быть параллельным другому IRS2092 (S).

### Само-сброс защиты

Помещенный конденсатор между CSD и VSS IRS2092(S) сбрасывается после завершения

режима выключения.

После события ОСП вывод CSD разряжает напряжение Ct V<sub>CSD</sub> вниз до нижнего порога V<sub>th2</sub> чтобы сбросить внутреннюю блокировку выключения. Затем IRS2092 (S) начинает заряжать Ct в попытке возобновить работу. Когда напряжение на контакте CSD поднимается выше верхнего порогового значения V<sub>th1</sub>, IC возобновляет нормальную работу.



**Figure 9 Self Reset Protection Configuration**

### Проектирование Ct

Конденсатор Ct используется для программирования времени t<sub>RESET</sub> и t<sub>SU</sub>.

- t<sub>RESET</sub> это время, прошедшее с момента, когда микросхема перешла в режим выключения, до момента возобновления работы IC. t<sub>RESET</sub> должен быть достаточно продолжительным, чтобы избежать перегрева полевых МОП-транзисторов из за повторяющейся последовательности отключения и возобновления работы во время перегрузки. В большинстве приложений минимальное рекомендуемое время t<sub>RESET</sub> составляет 0,1 секунды..
- t<sub>SU</sub> это промежуток времени между работой IC в режиме выключения до момента, когда IC отключает режим выключения, чтобы начать нормальную работу.

Значение  $C_t$  для  $t_{RESET}$  и  $t_{SU}$  определяют следующие уравнения:

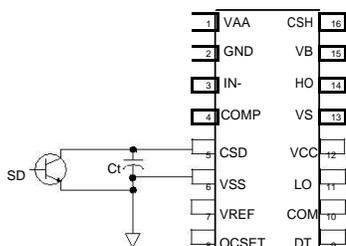
$$t_{RESET} = \frac{C_t \cdot V_{DD}}{1.1 \cdot I_{CSD}} \quad [s]$$

$$t_{SU} = \frac{C_t \cdot V_{DD}}{0.7 \cdot I_{CSD}} \quad [s]$$

Где  $I_{CSD}$  = ток заряда / разряда на CSD pin  
 $V_{DD}$  = Блуждающее входное напряжение относительно питания VSS.

### Завершение работы

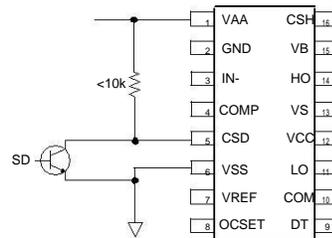
IRS2092 (S) может быть отключен внешним SD-сигналом выключения. На рисунке 10 показано, как добавить внешний канал разрядки для выключения ШИМ.



**Figure 10 Shutdown Input**

### Запертая защита

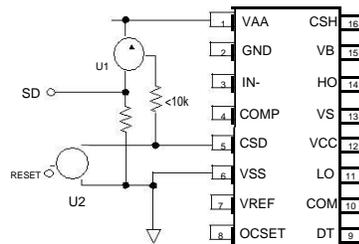
Подключение CSD к VAA через резистор 10 кОм или менее настраивает защелку защиты по току. Защелка блокирует IC в остановленном режиме после обнаружения превышения тока. Внешний переключатель сброса используется, чтобы вывести CSD ниже нижнего порога  $V_{th2}$  в течение как минимум 200 нс для правильного сброса защелки. После последующего включения питания на вывод CSD требуется сигнал сброса для освобождения IC из режима фиксированной остановки.



**Figure 11 Latched Protection with Reset Input**

### Взаимодействие с системным контроллером

IRS2092 (S) может связываться с внешним системным контроллером через простую схему сопряжения, показанную на рисунке 12. Общий PNP-транзистор U1 обнаруживает ток стока на выводе CSD во время события OCP и выводит сигнал останова на внешний системный контроллер. Другой общий транзистор NP2 NPN может затем сбросить логику внутренней защиты, потянув напряжение CSD ниже нижнего порога  $V_{th2}$  в течение как минимум 200 нс. Обратите внимание, что вывод CSD настроен для работы в фиксированной OCP. После включения питания на вывод CSD требуется сигнал сброса для освобождения IC из режима фиксированной остановки.



**Figure 12 Interfacing with Host Controller**

### Программирование уровня отключения OCP

В звуковом усилителе класса D направление тока нагрузки перемежается с входным аудиосигналом. Таким образом, может возникнуть ситуация перегрузки по току как при положительном, так и при отрицательном токовом цикле. IRS2092 (S) использует RDS (on) выходных полевых МОП-транзисторов в качестве токовых резисторов. Из-за структурных ограничений высоковольтных IC чувствительность к току реализована по-разному для верхней и нижней стороны. Если измеренный ток превышает заданный порог, то OCP блок выдает сигнал на блок защиты, выставляя HO и LO нижний уровень тем самым защищая МОП-транзисторы.

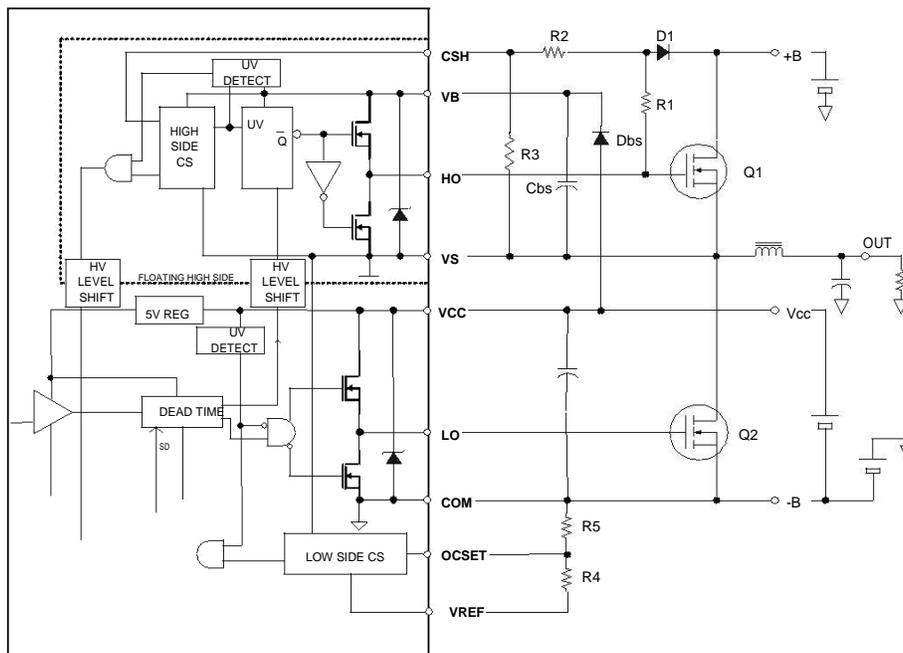


Figure 13 Bi-directional Over Current Protection

### Определение тока низкой стороны

Для отрицательных токов нагрузки, низкая сторона контролирует состояние перегрузки по току нагрузки и отключает операцию переключения, если ток нагрузки превышает установленный уровень срабатывания.

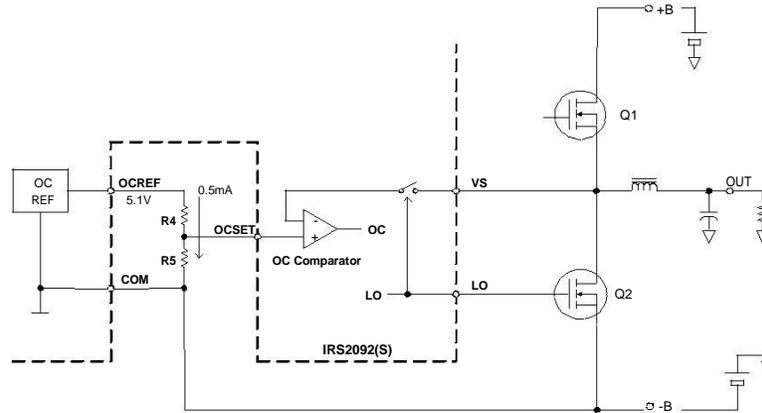
Обнаружение тока на нижней стороне основано на измерении  $V_{DS}$  по нижнему MOFET в открытом состоянии. Чтобы избежать ложного срабатывания OCP после включения LO, вставлен интервал блокирования на запрет определения тока в течение 450ns.

Pin OCSET программирует порог чувствительности низкой стороны по перегрузке по току. Когда  $V_{DS}$ , измеренный на МОП-транзисторе с низкой стороны, превышает напряжение на pin OCSET относительно COM, IRS2092 (S) начинает последовательность OCP описанную ранее.

Обратите внимание, что программируемый диапазон OCSET составляет от 0,5 до 5 В. Чтобы отключить OCP с низкой стороны, напрямую подключите OCSET к VCC. Чтобы запрограммировать уровень отключения перегрузки по току, напряжение на OCSET можно рассчитать, используя приведенное ниже уравнение.  

$$V_{OCSET} = V_{DS(Low\ Side)} = I_{TRIP+} \times R_{DS(on)}$$
 Чтобы свести к минимуму влияние тока смещения на выводе OCSET, выберите значения резисторов R4 и R5 так, чтобы ток через делитель напряжения составлял 0,5 мА или более.

\* Примечание: использование VREF для образования входа в OCSET через резистивный делитель обеспечивает повышенную устойчивость к колебаниям на VCC.



**Figure 14 Low Side Over Current Sensing**

### Настройка порога перегрузки по току низкой стороны

Пусть MOSFET с низкой стороны имеет  $R_{DS}$  (вкл.) 100 мОм. Мы хотим установить уровень отключения на 30А.

$V_{OCSET}$  задается:

$$V_{OCSET} = I_{TRIP+} \times R_{DS(on)} = 30A \times 100m\Omega = 3.0V$$

Выбираем  $R_4+R_5=10\text{ k}\Omega$  для правильной загрузки  $V_{REF}$  pin.

$$\begin{aligned} R_5 &= \frac{V_{OCSET}}{V_{REF}} \cdot 10k\Omega \\ &= \frac{3.0V}{5.1V} \cdot 10k\Omega \\ &= 5.8k\Omega \end{aligned}$$

Где  $V_{REF} = 5.1V$

Основываясь на значениях резисторов серии E-12, Выбираем  $R_5$  как 5.6кΩ и  $R_4$  как 3.9кΩ для конечного проектирования.

Обычно,  $R_{DS(on)}$  имеет положительный температурный коэффициент, который необходимо учитывать при настройке порогового уровня. Кроме того, изменения в  $R_{DS(on)}$  будут влиять на выбор значений внешних или внутренних компонентов.

### Определение тока высокой стороной

Для положительных токов нагрузки, токовый контроль, также контролирует состояние нагрузки и отключает режим переключения, если ток превышает заданный уровень отключения.

Внешний обратный блокирующий диод D1 необходим для блокирования подачи на вывод CSH высокого напряжения, в тот момент когда верхняя сторона выключена. Из-за прямого падения напряжения 0,6 В на диоде D1 минимальный порог, необходимый для защиты от сверх токов высокой стороны, составляет 0,6 В.

$$V_{CSH} = \frac{R_3}{R_2 + R_3} \cdot (V_{DS(HIGH SIDE)} + V_{F(D1)})$$

Где  $V_{DS(HIGH SIDE)}$  = напряжение сток-исток высоковольтного полевого МОП-транзистора в момент когда включена высокая сторона  
 $V_{F(D1)}$  = Прямое падение напряжения на D1

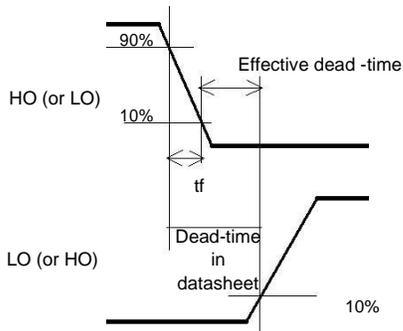
Поскольку  $V_{DS(HIGH SIDE)}$  определяется произведением тока стока и  $R_{DS(on)}$  высоковольтного полевого МОП-транзистора.  $V_{CSH}$  определяется как:

$$V_{CSH} = \frac{R_3}{R_2 + R_3} \cdot (R_{DS(ON)} \cdot I_D + V_{F(D1)})$$

Обратный блокирующий диод D1 смещен в прямом направлении с помощью резистора 10кΩ R1.



(Эффективный dead-time) = (Dead-time из datasheet) –  $t_f$

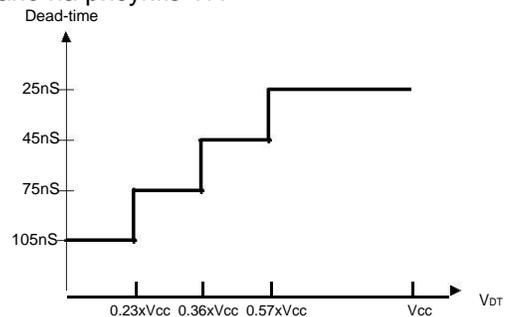


**Figure 16 Effective Dead Time**

Более длительный dead-time требуется для MOSFET с большим значением заряда затвора из-за более высокого  $t_f$ . Несмотря на то, что более короткий режим dead-time эффективен для достижения большей линейности в усилителях класса D, вероятность сквозного тока увеличивается с более узкими настройками dead-time. Отрицательные значения эффективного dead-time могут вызывать чрезмерное рассеяние тепла в полевых МОП-транзисторах, что может привести к их потенциальному повреждению. Для расчета оптимального dead-time в конкретном приложении необходимо учитывать время спада  $t_f$  как для HO, так и для LO в реальной схеме. Кроме того, изменения температуры и параметров устройства могут также влиять на эффективный мертвый момент в реальной цепи. Поэтому рекомендуется минимальный эффективный мертвый момент в 10 нс, чтобы избежать сквозного тока в диапазоне рабочих температур и напряжений питания.

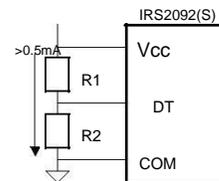
**Программирование Dead-Time**

IRS2092 (S) выбирает dead-time из заданных диапазонов в зависимости от напряжения, приложенного к выводу DT. Внутренний компаратор сравнивая вход DT с внутренними опорными напряжениями преобразовывает это в заданный dead-time. Эти внутренние опорные напряжения устанавливаются в IC через резистивный делитель напряжения с использованием VCC. Соотношение между режимом работы и напряжением на выводе DT показано на рисунке 17.



**Figure 17 Dead Time vs. VDT**

В таблице 3 приведены пары значений резисторов, используемых в делителе напряжения для выбора dead-time. При использовании этих значений, допустимы резисторы с допуском до 5%.



**Figure 18 External Voltage Divider**

Dead-time Mode	R1	R2	DT/SD Voltage
DT1	<10k	Open	Vcc
DT2	5.6kΩ	4.7kΩ	0.46 x Vcc
DT3	8.2kΩ	3.3kΩ	0.29 x Vcc
DT4	Open	<10k	COM

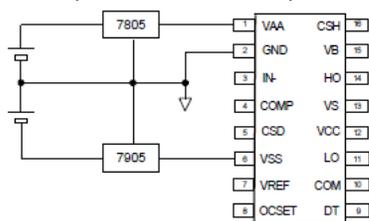
**Таблица 3 Рекомендуемые значения резисторов для выбора Dead-time**

**Питание VAA и VSS**

Существует два способа реализации питания VAA и VSS.

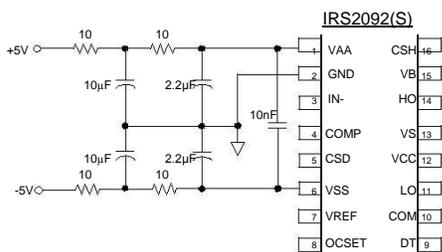
**1. Питание VAA и VSS внешними стабилизаторами**

Для достижения наилучших звуковых характеристик предпочтительно питать VAA и VSS внешними стабилизаторами, такие как трех терминальные стабилизаторы. Чтобы внутренние стабилитроны не проводили, напряжение питания должно быть  $V_{AA} < V_{CLAMP+}$  and  $V_{SS} > V_{CLAMP-}$ .  
Подходят стандартные стабилизаторы 7805 и 7905.



**Figure 19 Supplying V<sub>AA</sub> and V<sub>SS</sub> with External Regulators**

Когда для VAA и VSS используются регуляторы с импульсным режимом работы, необходимо применять двухступенчатый фильтр помех, как показано на рисунке 20, чтобы предотвратить влияние шума пульсаций на напряжения +/- 5V.



**Figure 20 Supplying V<sub>AA</sub> and V<sub>SS</sub> from Switched Mode Power Supply**

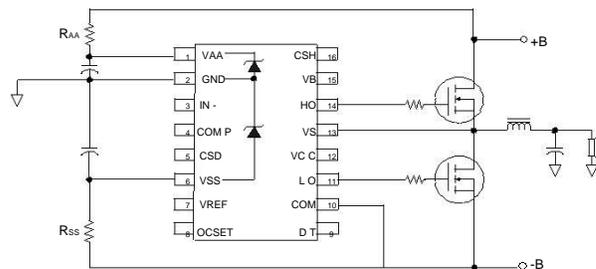
**2. Стабилизация VAA и VSS с использованием внутренних стабилитронов**

VAA и VSS могут обеспечиваться внутренними стабилитронами в качестве шунтирующего регулятора. Рекомендуемый

ток IAA и ISS для VAA и VSS, составляет 10 мА.

Такая реализация возможна, когда напряжения на главных шинах +B и -B, подается от стабилизированного источника питания.

Задайте такие значения RAA и RSS на рисунке 21, чтобы токи, подаваемые на VAA и VSS, составляли 10 мА.



**Figure 21 Regulating V<sub>AA</sub> and V<sub>SS</sub> with Internal Zener Diodes**

**Зарядка V<sub>BS</sub> перед запуском**

Для правильного запуска конденсатор бутстрапа высокой стороны должен быть заряжен до начала ШИМ через резистор R<sub>CHARGE</sub> с положительной шины питания на выводе VB. Благодаря внутреннему стабилитрону 20,8 В между VB и VS, эта схема исключает необходимость зарядки конденсатора бутстрапа через низкую сторону во время включения запуска.

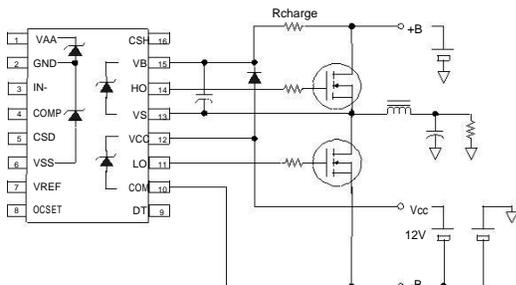
Значение этого зарядного резистора зависит от нескольких ограничений:

- Минимальное сопротивление CHARGE ограничено максимальным показателем модуляции ШИМ системы, когда на HO высокий уровень, CHARGE истокает бутстрап через источник питания, следовательно максимальное непрерывное время высокого уровня HO уменьшается.
- Максимальное сопротивление CHARGE ограничено током заряда через резистор во время запуска:

$$I_{CHARGE} > I_{QBS}$$

где I<sub>CHARGE</sub> = ток через R<sub>CHARGE</sub>  
I<sub>QBS</sub> = ток покоя высокой стороны питания.

ICHARGE вызывает смещение постоянного тока на выходе динамика до запуска ШИМ. Проверьте, что смещение постоянного тока не нарушает условия устранения шума щелчка. См. Раздел «Удаление шума» для более подробной информации.



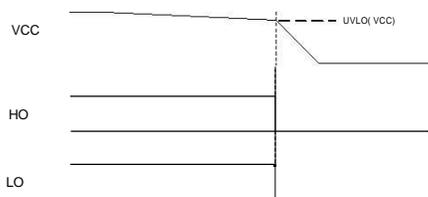
**Рисунок 22 Предварительная зарядка питания BootStrap**

**Последовательность запуска (UVLO)**

Блок управления защитой в IRS2092 (S) контролирует состояние VAA и VCC для обеспечения того, чтобы оба источника напряжения были выше своих соответствующих порогов UVLO (Under Voltage Lock Out) до начала нормальной работы. Если VAA, либо VCC ниже порога напряжения, LO и HO отключены, пока VAA и VCC не превысят их пороговые значения напряжения.

**Последовательность выключения питания**

Как только VAA или VCC опустится ниже своего порога UVLO, логика защиты в IRS2092 (S) отключит LO и HO, отключив силовые полевые МОП-транзисторы.



**Рисунок 23 IRS2092 (S) Временная диаграмма UVLO**

**Развязка питания**

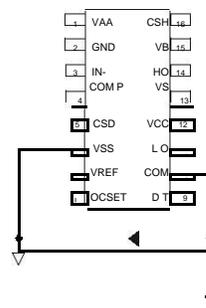
Необходимо обратить особое внимание на обвязку источников питания для правильной работы ИС. Керамические конденсаторы 0,1 мкФ или более должны располагаться рядом с контактами питания ИС на плате.

Пожалуйста, обратитесь к приложению по применению AN-978, для общих соображений по проектированию высоковольтного драйвера ИС.

**VSS Отрицательное фиксированное смещение**

Чрезмерное отрицательное напряжение Vss относительно COM может повредить IRS2092 (S).

VSS может опускаться ниже COM, когда отсутствует отрицательная подача в конфигурации с двумя источниками питания. Чтобы защитить ИС от этой возможности, рекомендуется использовать диод для зажима потенциальных отрицательных смещений для VSS. Для этого достаточно стандартного останавливающего диода с номинальным током 1А, таким как 1N4002.



**Рисунок 24 Отрицательный зажим VSS**

**Оценка температуры соединений**

Рассеивание мощности в IRS2092 (S) преобладают следующие пункты:

- P<sub>MID</sub>: Рассеиваемая мощность входной плавающей логики и схемы защиты
- P<sub>LSM</sub>: Рассеивание мощности переключателей уровня входного сигн.
- P<sub>LOW</sub>: Рассеиваемая мощность с низкой стороны
- P<sub>LSH</sub>: Рассеиваемая мощность с высокой стороны уровня сдвига
- P<sub>HIGH</sub>: Рассеиваемая мощность с высокой стороны

Следующие уравнения предназначены только для справки. Из-за нелинейных характеристик драйвера затвора эти допущения могут быть неточными.

**1. P<sub>MID</sub>: Рассеивание мощности входной плавающей логики и схемы защиты**

Рассеиваемая мощность входного плавающего участка определяется выражением:

$$P_{MID} = P_{ZENER} + P_{OTA}$$

Где P<sub>ZENER</sub> = Рассеиваемая мощность от внутренних стабилитронов VAA и VSS

$P_{OTA}$  = Рассеиваемая мощность  
внутренним ОТА

Когда VAA и VSS регулируются с помощью  
внутренних стабилитронов,  $P_{MID}$  может быть  
упрощена:

$$P_{MID} \approx (V_{AA} - V_{SS}) \cdot \frac{(V_{+BUS} - V_{AA}) + (V_{-BUS} - V_{SS})}{R_{AA} + R_{SS}}$$

Where

$V_{+BUS}$  = Положительное напряжение  
питания шины VAA  
 $V_{-BUS}$  = Отрицательное напряжение на  
шине VSS  
 $R_{AA}$  = Резистор, подающий VAA из  
 $V_{+BUS}$   
 $R_{SS}$  = Резистор, подающий Vss из  
 $V_{-BUS}$

См. Рис. 21.

## 2. $P_{LSM}$ : Рассеивание мощности переключателей уровня входного сигнала

$$P_{LSM} = 1.5 \times 10^{-9} \times f_{sw} \times V_{SS \text{ BIAS}}$$

Где

$f_{sw}$  = Частота переключения ШИМ  
 $V_{SS \text{ BIAS}}$  = Напряжение смещения  
VSS относительно COM

## 3. $P_{LOW}$ : Рассеяние мощности с низкой стороны

Рассеяние мощности нижней стороны  
складывается из-за потерь в логической  
схеме и потерь управления LO.

$$P_{LOW} = P_{LDD} + P_{LO}$$

$$\left( \frac{R_o}{(I_{OCC} \cdot V_{CE}) + |V_{CE} - Q_c| \cdot f_{sw}} \right) \left( \frac{R_o}{R_o + R_g + R_{g(int)}} \right)$$

Где

$P_{LDD}$  = Рассеиваемая мощность  
внутренней логической схемы

$P_{LO}$  = Рассеиваемая мощность от  
периода управления затвора для LO

$R_o$  = Выходной импеданс LO,  
обычно 10  $\Omega$  для IRS2092 (S)

$R_{g(int)}$  = внутреннее сопротивление  
затвора низкой стороны полевого МОП-  
транзистора, как правило, 2 $\Omega$

$R_g$  = внешнее сопротивление затвора  
низкой стороны полевого МОП-  
транзистора

$Q_g$  = полный заряд затвора  
MOSFET с низкой стороны

## 4. $P_{LSH}$ : Мощность рассеиваемая на высокой стороне на уровне сдвига

$$P_{LSH} = 0.4nC \times f_{sw} \times V_{BUS}$$

Где

$f_{sw}$  = Частота переключения ШИМ  
 $V_{BUS}$  = Разница между положительным  
напряжением шины и отрицательным  
напряжением шины

## 5. $P_{HIGH}$ : Рассеяние мощности с высокой стороны

Рассеивание мощности высокой стороны  
складывается от потерь логической схемы  
и потерь управления HO.

$$P_{HIGH} = P_{LDD} + P_{HO}$$

$$\left( \frac{R_o}{(I_{OCC} \cdot V_{CE}) + |V_{CE} - Q_c| \cdot f_{sw}} \right) \left( \frac{R_o}{R_o + R_g + R_{g(int)}} \right)$$

Где

$P_{LDD}$  = Рассеиваемая мощность  
внутренней логической схемы

$P_{HO}$  = Рассеиваемая мощность от  
периода управления затвора для HO

$R_o$  = Эквивалентный выходной импеданс  
HO, обычно 10  $\Omega$  для IRS2092 (S)

$R_{g(int)}$  = внутреннее сопротивление  
затвора МОП-транзистора, как  
правило, 2 $\Omega$

$R_g$  = внешнее сопротивление  
затвора низкой стороны  
полевого МОП-транзистора

$Q_g$  = полный заряд затвора  
MOSFET с высокой стороны

## 6. $P_D$ : Общая рассеиваемая мощность

Общая рассеиваемая мощность,  $P_D$ , определяется

$$P_D = P_{MID} + P_{LSM} + P_{LOW} + P_{HSM} + P_{HIGH}$$

## 7. $T_j$ : Температура соединения

При условии перехода к температурному термическому сопротивлению  $R_{thJA}$ , температура перехода  $T_j$  может быть рассчитана по приведенной ниже формуле и не должна превышать  $150^\circ\text{C}$ .

$$T_j = R_{thJA} \cdot P_d + T_A < 150^\circ\text{C}$$

## Рекомендации по компоновке платы

Секция плавающего входа IRS2092 (S) состоит из малошумящего усилителя ошибок OTA и компаратора ШИМ вместе с логической схемой CMOS. Высокочастотный байпасный конденсатор CVAA-VSS должен быть расположен ближе всего к IRS2092 (S) для питания логической схемы. CVAA и CVSS предназначены для стабильной работы OTA и должны располагаться близко к IC. Конденсаторы питания драйвера CVCC и CVBS обеспечивают ток зарядки затвора и также должны быть расположены близко к IRS2092 (S).

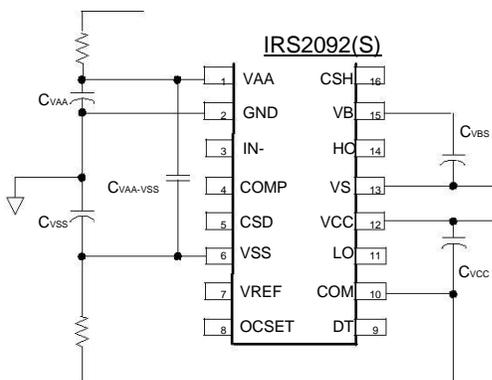


Рисунок 25 Чувствительность к размещению байпасных конденсаторов

### Земляная плоскость

В дополнение к указанному выше ключевым компонентам важно правильно налить земляные плоскости, чтобы получить хорошие звуковые характеристики. IRS2092 (S) не принимает единую плоскость

заземления, потому что интеграция схем внутри ИС связана с различными потенциалами.

Надлежащее применение IRS2092 (S) использует три опорных потенциала.

### 1. Аналоговая земля

Входная аналоговая секция вокруг OTA относится к заземлению сигнала или GND, который должен быть тихим опорным узлом для входного аудиосигнала. Периферийные схемы в секции с плавающим входом, такие как контакты CSD и COM, относятся к этому заземлению. Эти узлы должны быть отделены от ступеней переключения системы. Чтобы предотвратить потенциальную емкостную связь с коммутационными узлами, используйте заземляющую плоскость только в этой части схемы. Не разделяйте плоскость заземления с помощью драйвера затвора или каскада питания.

### 2. Справочник драйвера затвора

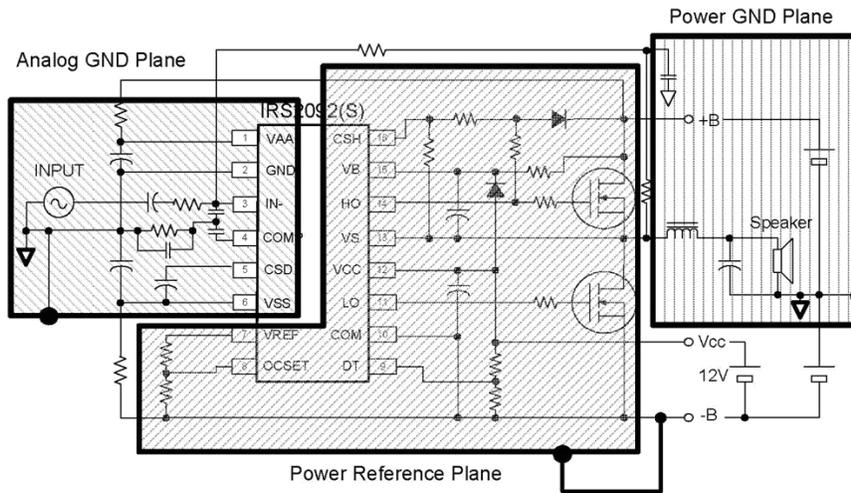
Каскад управления затворами IRS2092 (S) расположен между выводами 10 и 15 (относится к отрицательному напряжению шины, COM. Это подложка ИС и действует как заземление. Хотя отрицательная шина является шумным узлом в системе, оба драйвера ворот ссылаются на этот узел. Поэтому важно экранировать каскады драйверов затвора отрицательным напряжением шины, чтобы все шумовые токи, вызванные паразитными емкостями, возвращались обратно к источнику питания без ухудшения уровня сигнала.

### 3. Силовая земля

Силовая земля - это заземление, которое закрывает петли пульсации тока конденсаторов шины и цепей индуктора. Разделите силовую землю и заземление входного сигнала друг от друга как можно дальше, чтобы избежать общих взаимных сопротивлений.

На рисунке 26 показано, как рисовать эталонные плоскости. Заземление GND на плате должно включать отрицательную шину. Эталонная плоскость мощности должна содержать Vcc. Кроме того, используйте явно разные символы для разных плоскостей.

Для получения дополнительной информации о расположении компоновки печатной платы с драйверами аудиоразъема IR Class D см. AN-1135,



**Рисунок 26 Применение плоскостей заземления**

